



**TOMASZ BINKOWSKI<sup>1</sup>, BOGDAN KWIATKOWSKI<sup>2</sup>**

## **Cyfrowy automat sterujący urządzeń energoelektronicznych z wykorzystaniem modelu czasu rzeczywistego falownika**

---

### **Digital state machine of power electronic device with the use of inverter's real-time model**

<sup>1</sup> Doktor inżynier, Politechnika Rzeszowska, Wydział Elektrotechniki i Informatyki, Katedra Energoelektroniki, Elektroenergetyki i Systemów Złożonych, Polska

<sup>2</sup> Doktor inżynier, Uniwersytet Rzeszowski, Wydział Matematyczno-Przyrodniczy, Katedra Inżynierii Komputerowej, Polska

#### **Streszczenie**

Artykuł przedstawia koncepcję stanowiska laboratoryjnego przeznaczonego do badań układów sterowania przekształtników energoelektronicznych. Zakłada się, że przekształtnik energoelektroniczny symulowany jest sprzętowo jako współbieżny proces w stosunku do testowanego układu sterowania. Jako platformę sprzętową wykorzystuje się układ o programowalnej strukturze logicznej umożliwiający testowanie procesu sterowania na modelu czasu rzeczywistego przekształtnika lub bezpośrednie sterowanie modelem laboratoryjnym. Jako przykład przedstawiono cyfrowy model falownika napięcia sterowany automatem realizującym przełączanie półokresowe. Prezentowana koncepcja ma zastosowanie w badaniach naukowych i dydaktyce.

**Słowa kluczowe:** model czasu rzeczywistego, energoelektronika, falownik, sterowanie.

#### **Abstract**

The article presents the concept of the laboratory stand for testing of power electronic control systems. It is assumed that the converter unit and the control process are simulated in parallel as a hardware. The hardware platform uses the programmable logical structure for testing the control process on real time inverter model or can directly control the laboratory inverter model. The digital model of the inverter voltage controlled by digital state machine that makes half-period switching was used as an example. The presented concept is applicable in scientific research and teaching.

**Key words:** real-time model, power electronic, inverter, control.

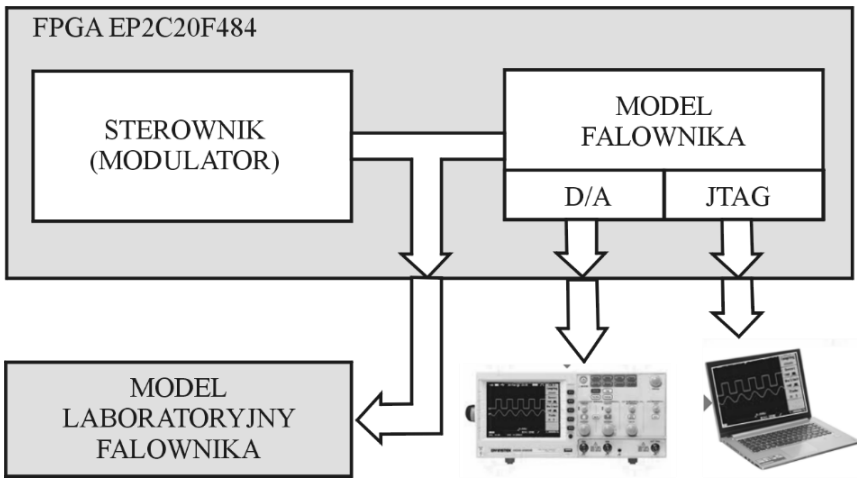
## Wstęp

Energoelektronika jest dyscypliną naukową, która rozwija się dynamicznie w odpowiedzi na rosnący popyt nowoczesnych urządzeń wymagających elastyczności zasilania przy spełnieniu jednocześnie szeregu wymagań technicznych. Wśród tych wymagań jest uzyskiwanie odpowiednich wartości współczynników charakteryzujących jakość energii elektrycznej, odporności na nietypowe sytuacje wynikające z zaburzeń środowiskowych lub niewłaściwej eksploatacji, energooszczędność rozwiązań, minimalizacja gabarytów i wiele innych opisywanych w fachowej literaturze [Koziorowska, Bartman 2012: 1].

Jako efekt tej sytuacji obserwuje się wiele publikacji naukowych opisujących nowoczesne rozwiązania dotyczące zarówno płaszczyzny przemysłowej, jak i rozwiązań przeznaczonych dla indywidualnych użytkowników [Gołębiowski i in. 2013: 3]. Ponadto dydaktyka przedmiotów z zakresu energoelektroniki jest realizowana w niemal każdym ośrodku uniwersyteckim, w którym realizowane są kierunki techniczne związane z inżynierią elektryczną. Dotychczas prowadzona strategia badań naukowych, ale także dydaktyki przedmiotów energoelektronicznych, wymagała konstruowania badań w oparciu o modele fizyczne przekształtników i ich urządzeń sterujących. Podejście to jest słuszne i wymagane zawsze w sytuacji prowadzenia badań końcowych. Faza badań wstępnych, np. badań testowych nowych sterowników, często dostarcza wielu sytuacji awaryjnych, w większości wynikających z błędów sterowania i/lub pomyłek w fazie projektowania nowych rozwiązań [Sobczyński 2011: 2]. Konsekwencją najczęściej jest uszkodzenie urządzenia energoelektronicznego w wyniku pojawienia się przetężeń, przepięć lub dużych wartości oscylacji energii lub uszkodzenie układu sterowania. Takie sytuacje implikują wzrost kosztów badań, ale przede wszystkim wydłużają czas pracy nad nowymi rozwiązaniami. Przy obecnej dynamice badań czas ich prowadzenia jest kluczowym wskaźnikiem pozytywnie realizowanych projektów.

W odpowiedzi na ograniczony czas badań i aspekt ekonomiczny pojawiła się koncepcja wykorzystania testerów układów sterowania przekształtnikami energoelektronicznymi wykorzystującymi wykonywane współbieżnie z procesami sterowania modele przekształtników czasu rzeczywistego (RT, ang. *real time*). Ponadto modele RT uruchamiane współbieżnie na tej samej platformie sprzętowej co układy sterowania mogą być wykorzystywane do bieżącej analizy działania układu rzeczywistego jako elementy systemu diagnostycznego. Aby proponowana koncepcja była wiarygodna, należy dysponować nie tylko wiarygodnym modelem przekształtnika i układu sterującego, ale przede wszystkim odpowiednią platformą sprzętową. Z uwagi na współbieżność procesów klasyczne rozwiązania procesorowe niekoniecznie są właściwą ścieżką rozwiązań z racji przetwarzania sekwencyjnego sygnałów wewnętrznych. Najlepszym rozwiązaniem są platformy współbieżne wykorzystujące programowaną strukturę logicznych połączeń.

Wśród dostępnych na rynku rozwiązań charakteryzujących się programowalną logiką wewnętrzną są układy FPGA (ang. *Field Programmable Gate Array*), które można dobrać do potrzeb, kierując się wielkością zasobów, ceną, wsparciem operacji DSP lub innymi cechami. W artykule przedstawiono koncepcję stanowiska badawczego dotyczącego testowania modulatorów falownika napięcia na działającym współbieżnie, w czasie rzeczywistym, cyfrowym modelu przekształtnika. Wszystkie zadania sterowania, wyznaczania odpowiedzi falownika, monitorowania sygnałów wewnętrznych zrealizowano w jednej strukturze FPGA typu EP2C20F484, która jednocześnie umożliwia przekierowanie sygnałów sterujących na zewnętrzny port i wykorzystanie ich do bezpośredniego sterowania przekształtnikiem energoelektronicznym. Przykładowa koncepcja stanowiska badawczego pokazana jest na rys. 1.



**Rys. 1.** Schemat blokowy stanowiska badawczego

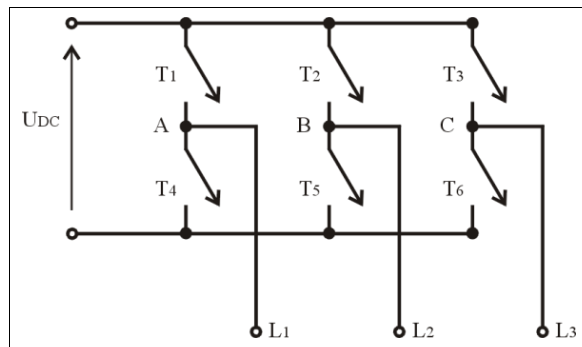
Rozważany w artykule model falownika napięcia dotyczy wyłącznie modelu napięciowego. W analogiczny sposób można wprowadzić model prądowy wymagający znajomości modelu cyfrowego obciążenia.

Otrzymane przebiegi napięć wyjściowych falownika napięcia współbieżnie z sygnałami sterującymi mogą być wizualizowane na dwa sposoby. Pierwszy z nich kieruje wartości obliczonych napięć na przetwornik cyfrowo-analogowy D/A (ang. *digital to analog converter*), którego wielkości wyjściowe mogą być rejestrowane lub obserwowane na dowolnym urządzeniu, np. za pomocą oscyloskopu. Te same wielkości wyjściowe modelu można obserwować na ekranie komputera. Wymaga to zainstalowania środowiska Quartus II, który służy m.in. do tworzenia projektów uruchamianych na FPGA. Jedno z narzędzi środowiska o nazwie SignalTap II umożliwia obserwowanie sygnałów wewnętrznych

FPGA, np. sygnałów wyjściowych z modelu, za pośrednictwem złącza JTAG. Narzędzie to umożliwi dodatkowo tworzenie złożonych trybów wyzwalania rejestracji określanych nie tylko poziomem Triggera, ale także dowolnymi funkcjami logicznymi.

### Cyfrowy model falownika

Jedną z najbardziej popularnych struktur w energoelektronice jest struktura mostkowa 6T. Składa się ona z sześciu tranzystorów umożliwiających przepływ energii pomiędzy źródłem napięcia stałego a np. trójfazowym obciążeniem. W artykule założono, że struktura ta pełnić ma funkcję falownika napięcia, co powoduje, że model napięć wyjściowych musi uwzględniać wyłącznie te stany, które nie powodują zwarcia wejściowych zacisków napięciowych. Strukturę falownika napięcia pokazano na rys. 2. Ze względu na strukturę mostkową falownika potencjały w punktach A, B, C przyłożone do zacisków wyjściowych  $L_1$ ,  $L_2$ ,  $L_3$  zależą od stanu wszystkich tranzystorów mocy  $T_1$ ,  $T_2$ ,  $T_3$ ,  $T_4$ ,  $T_5$ ,  $T_6$ . Aby nie dochodziło do zwarcia źródła napięcia wejściowego  $U_{DC}$ , tranzystory znajdujące się w tej samej gałęzi falownika ( $T_1$  i  $T_4$ ,  $T_2$  i  $T_5$ ,  $T_3$  i  $T_6$ ) muszą być złączane w przeciwfazie.



Rys. 2. Struktura falownika napięcia

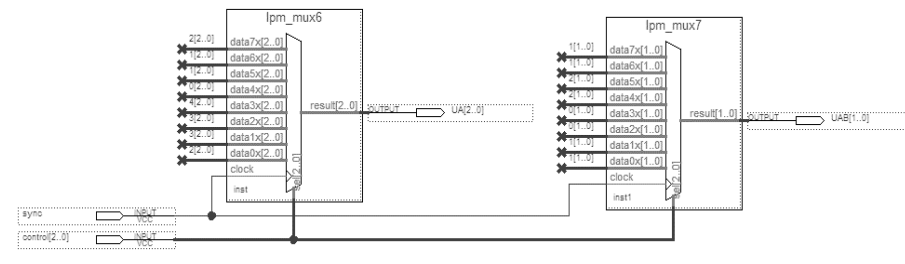
Sprawia to, że stan napięciowy wyjść falownika opisany może być logiczną funkcją trzech binarnych sygnałów stanu gałęzi. Dla  $n$ -gałęziowego falownika napięcia stanów tych może być  $2^n$ . Rozważając układ trójfazowy, trójprzewodowy pokazany na rys. 2, uzyskuje się osiem kombinacji statycznych, które wymuszają pojawienie się odpowiednich napięć stałych na zaciskach wyjściowych falownika. Dwa z tych stanów, powodujące podłączenie wszystkich zacisków wyjściowych falownika do bieguna dodatniego lub bieguna ujemnego źródła napięcia stałego, powodują zwarcie trzech faz obciążenia i jednocześnie ustalenie się potencjałów A, B, C na poziomie zera. Stany te z racji ich charakteru nazywane są stanami zerowymi. Pozostałych sześć stanów powoduje prze-

przewodzenie energii pomiędzy źródłem a obciążeniem i nazywane są stanami aktywnymi. Wartości chwilowe napięć fazowych i międzyfazowych falownika wynikają z praw Kirchhoffa i są przedstawione w tabeli 1.

**Tabela 1. Wykaz stanów falownika napięcia i odpowiadających im wartości napięć fazowych i międzyfazowych**

Stan		$U_A$	$U_B$	$U_C$	$U_{AB}$	$U_{BC}$	$U_{CA}$
0	000	0	0	0	0	0	0
1	001	$U_{DC}/3$	$-2U_{DC}/3$	$U_{DC}/3$	$U_{DC}$	$-U_{DC}$	0
2	010	$U_{DC}/3$	$U_{DC}/3$	$-2U_{DC}/3$	0	$U_{DC}$	$-U_{DC}$
3	011	$2U_{DC}/3$	$-U_{DC}/3$	$-U_{DC}/3$	$U_{DC}$	0	$-U_{DC}$
4	100	$-2U_{DC}/3$	$U_{DC}/3$	$U_{DC}/3$	$-U_{DC}$	0	$U_{DC}$
5	101	$-U_{DC}/3$	$-U_{DC}/3$	$2U_{DC}/3$	0	$-U_{DC}$	$U_{DC}$
6	110	$-U_{DC}/3$	$2U_{DC}/3$	$-U_{DC}/3$	$-U_{DC}$	$U_{DC}$	0
7	111	0	0	0	0	0	0

Na podstawie tabeli 1 cyfrowy model falownika napięcia może być opracowany jako 6 niezależnych bloków komutacyjnych adresowanych wektorem sterującym stanem gałęzi falownika, przy założeniu, że wartość „1” dla rozważanej gałęzi odpowiada załączeniu tranzystora powodującego podłączenie zacisku wyjściowego do bieguna dodatniego źródła napięcia zasilającego. Wartość „0” oznacza wtedy przełączenie zacisku wyjściowego do bieguna ujemnego. Do realizacji bloków komutacyjnych można wykorzystać multipleksery grupowe typu MUX8-1, przełączające jedną z ośmiu magistral wejściowych na jedno wyjście w funkcji trzybitowego słowa sterującego trzema gałęziami falownika. Z racji występowania pięciu poziomów napięcia w napięciach fazowych magistrale wejściowe multipleksersów modelujących napięcie fazowe muszą być 3-bitowe.



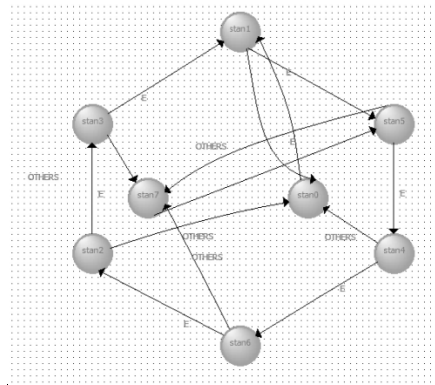
**Rys. 3. Model napięć wyjściowych falownika napięcia w środowisku Quartus II**

W przypadku modelowania napięcia międzyfazowego wejścia multipleksersów muszą być 2-bitowe z racji występowania tylko trzech różnych poziomów napięcia. Tak zdefiniowany model falownika można dodatkowo zaopatrzyć w układy reagujące na zbocze w celach modelowania przebiegów komutacyj-

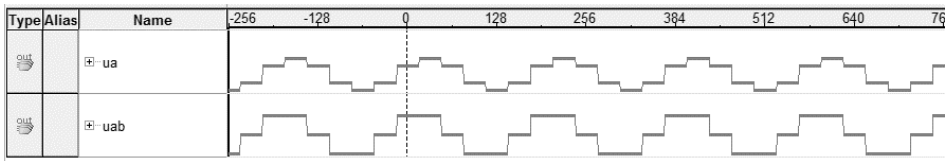
nych. W prezentowanej publikacji przyjęto komutację natychmiastową. Model wybranego napięcia fazowego i napięcia międzyfazowego zrealizowany w środowisku Quartus II pokazano na rys. 3.

### Model układu sterowania falownikiem

Falownik napięcia może być sterowany na wiele sposobów. W postaci ogólnej układ sterowania łączy tranzystory w każdej gałęzi jako efekt modulacji impulsowej. Ze względu na modulowanie przebiegu sterującego zmienia się szerokość impulsu proporcjonalnie do średniej wartości oczekiwanej napięcia chwilowego w zakresie taktu pracy falownika. W zależności od stopnia skomplikowania modulatora i od oczekiwań można stosować modulatory półokresowe łączące każdy tranzystor na pół okresu przebiegu referencyjnego na wyjściu, modulatory naturalne kształtujące przebiegi zgodnie z przebiegiem referencyjnym i modulatory wektorowe cechujące się możliwością uzyskiwania większych wzmocnień niż w przypadku modulatorów naturalnych. W przedstawionych rozważaniach zastosowano automat cyfrowy jako układ modulatora półokresowego, którego sekwencję przełączeń zrealizowaną w układzie FPGA pokazano na rys. 4. Przykład napięć wyjściowych uzyskanych w czasie rzeczywistym narzędziem SignalTapII pokazano na rys. 5.



Rys. 4. Cyfrowy automat sterujący falownikiem z uwzględnieniem minimalnej sekwencji przełączeń podczas wyłączania za pomocą sygnału zezwolenia na pracę E



Rys. 5. Przebiegi napięcia fazowego i międzyfazowego falownika napięcia uzyskane z modelu czasu rzeczywistego uruchomionego wraz z automatem sterującym na układzie FPGA EP2C20

## **Wnioski**

Przedstawiona koncepcja stanowiska badawczego, w którym złożone algorytmy sterowania mogą być testowane w czasie rzeczywistym na współbieżnie wykonywanym modelu przekształtnika energoelektronicznego, jest doskonałą alternatywą dla stanowisk laboratoryjnych. Sprawdza się ona szczególnie w sytuacji tworzenia nowych programów sterujących, gdzie każda pomyłka może skutkować groźną awarią absorbującą dodatkowy czas i koszty. Jest to także doskonałe narzędzie do pracy dydaktycznej, gdzie bez obaw o bezpieczeństwo studenci mogą testować różne rozwiązania, w tym skutki błędów wprowadzanych w sposób kontrolowany.

## **Literatura**

- Gołębiowski M., Gołębiowski L., Mazur D. (2013), *Inverters Operation in Rigid and Autonomous Grid*, „COMPEL International Journal of Computations and Mathematics in Electrical” Jan.
- Koziorowska A., Bartman J. (2012), *A-model as a Way of Squirrel Cage Induction Motor Modelling Used in Pumps Drive System*, „International Journal Of Numerical Modelling: Electronic Networks, Devices And Fields” vol. 25, issue 2, March/April.
- Sobczyński D. (2011), *A Concept of Power Electronic Converter for a BLDC Motor Drive System in Aviation*, „Aviation” vol. 87, issue 8.